

## Основные подходы к формированию компетенции в области диагностики схем на базе ПЛИС

Данная работа посвящена вопросам диагностики и контроля примитивных автоматов (комбинационных схем) описываемых в «Теории автоматов» булевыми уравнениями, которые являются теоретическим фундаментом для постановки и решения задач в области информатики. Классическим применением этих положений является разработка моделей аппаратных средств вычислительной техники. Наряду с классическим применением эта теория широко применяется для моделирования и создания важных компонентов программного обеспечения. Известный ученый в области информатики Брайан Рэнделл (Brian Randell), выступая на одной из конференций, сказал: «Я помню Дуга Росса из компании Soft Tech, много лет назад говорившего, что 80 или даже 90% информатики будет в будущем основываться на теории конечных автоматов». Целью исследования является построение диагностических тестов для комбинационных схем с проверкой на константные ошибки. Проблема диагностирования актуальна прежде всего для проверки правильности функционирования больших интегральных схем, так как ошибки проектирования непредсказуемы и могут быть эквивалентны неисправностям высокой кратности. Кроме того, эти методы необходимы и для диагностирования таких схем в ходе их изготовления и в процессе эксплуатации.

Определение технического состояния объекта диагностирования заключается в подаче на него последовательности входных воздействий и последующем анализе степени соответствия полученной последовательности выходных действий алгоритму функционирования, который должен реализовать объект диагностирования. В качестве входных последовательностей могут использоваться либо рабочие последовательности воздействий, т.е. воздействия, поступающих на объект в процессе его функционирования по назначению, либо последовательность специально генерируемых тестовых воздействий. В первом случае имеет место функциональное, а во втором тестовое воздействие. Совокупность средств и объекта диагностирования образуют систему технического диагностирования (СТД). Требования к СТД существенно зависят от того, на каком этапе «жизни проекта» — при проектировании, изготовлении или эксплуатации — осуществляется техническое диагностирование. Проверка

правильности проектирования сводится к определению соответствия функциональной схемы, выполненного в требуемой элементной базе, исходному заданию на проектирование.

Техническое диагностирование схем, выполняемое на различных этапах их производства, является неотъемлемой частью технологического процесса их изготовления. Поэтому к продолжительности диагностирования, обеспечивающей требуемую достоверность результатов этого процесса, предъявляются жесткие требования. Требования к достоверности результатов, продолжительности, периодичности диагностирования, осуществляемого в ходе эксплуатации, могут изменяться в широких пределах в зависимости от назначения СТД и режима ее применения [1, 2, 3, 5]. В ходе исследований авторами получены способы построения тестовых наборов, обеспечивающих однократный просмотр в одном направлении (без обратного просмотра), позволяющие определять неисправность. При этом такие параметры СТД, как требуемая достоверность результатов технического диагностирования, допустимая периодичность и продолжительность диагностирования, допустимые объемы памяти, предназначенной для хранения диагностической информации, для СТД различного назначения могут изменяться в достаточно широких пределах.

Таким образом, использование способов построения тестовых наборов, дает возможность получить по аналитической записи выходной функции алгоритм формирования всей необходимой информации для проведения диагностических тестов. Авторами сформулированы условия, достаточные для формирования диагностической последовательности для обнаружения константных ошибок в работе комбинационных схем по аналитической записи. Рассмотренные вопросы являются актуальными для обучения в технических вузах и широко используются при создании операционных устройств на базе программируемых логических интегральных схем (ПЛИС) и базовых матричных кристаллах (БМК).

**Ключевые слова:** Комбинационная схема, компетенция, диагностический тест, константные ошибки, группы ошибок, базовый элемент.

Yuriy V. Shapovalov, Boris N. Chugaev

Moscow Aviation Institute (National Research University), Moscow, Russia

## The main approaches to the formation of competence in the field of diagnostics of circuits based on FPGA

This work is devoted to the questions of diagnostics and control of primitive machines (combinational circuits), described by Boolean equations in "Theory of machines", which are the theoretical foundation for formulating and solving problems in the field of computer science. A classic application of these provisions is the development of models of computing systems hardware. Along with the classical application this theory is widely used for modeling and the creation of important software. Well-known scientist in the field of Informatics Brian Randall, speaking at a conference, said: "I remember Doug

Ross from Soft Tech Company, many years ago saying that 80 or even 90% of computer science in the future will be based on the theory of finite automata". The aim of the study is the construction of diagnostic tests for combinational circuits with a check for constant error. The problem of diagnosis is relevant primarily to verify the functioning of large integrated circuits, as design errors are unpredictable and can be equivalent to errors of high multiplicity. In addition, these methods are necessary for diagnosis of such circuits during their manufacture and operation.

The determination of a technical condition of diagnostic object consists in submitting to it a sequence of input actions and subsequent analyze of the degree of matching between the output actions and the algorithm, which the diagnostic object must implement. The input sequences can be either working sequence of impacts, i.e. impacts coming to the object in the process of its operation as intended, or a sequence of specially generated test actions. In the former case it is functional stimulus and in the second case it is test stimulus. The set of tools and the diagnostic object constitute a system of technical diagnostics (STD). Requirements for STD greatly depend on the stage of "life project" (design, manufacture or operation) during which the technical diagnostics is carried out. Checking the correctness of the design is to determine the compliance of functional circuit, made in the required element base with the original design requirements.

Technical diagnosis of circuits that are performed at various stages of their production is an integral part of the technological process of their manufacture. Therefore, there are strict requirements for the duration of the diagnosis that provides the required reliability of the results. The requirements for the reliability of the results, duration, frequency of diagnosis, performed during the operation, may vary

within wide limits depending on the purpose of STD and mode of its application [1, 2, 3, 5]. During the research the authors obtained the ways to generate test suites that provide a single view in one direction (no reverse lookup) to determine the fault. At the same time such STD parameters as the required accuracy of the results of technical diagnosis, allowable frequency and duration of diagnosis, a valid memory for storing diagnostic information for the STD for different purposes can vary within a wide range.

Thus, the use of methods for test sets' construction allows to obtain the algorithm of generation of all the necessary information for conducting diagnostic tests using the analytical form of the output function. The authors formulated conditions sufficient for the generation of the diagnostic sequence for the detection of constant errors in the combinational circuits on the base of the analytical form. The issues outlined above are relevant for teaching in technical universities and widely used in the creation of the operating devices on the base of programmable logical integrated circuits (FPGA) and basic matrix crystals (BMC).

**Keywords:** combinational circuit, competence, diagnostic test, constant errors, groups of errors, basic element.

## Введение

В настоящее время все большее распространение получает дистанционное образование, одним из достоинств которого является то, что оно позволяет участнику самостоятельно планировать место, время и продолжительность занятий. Для проведения дистанционного образования необходимо формирование учебных объектов, отражающих актуальные вопросы в области построения и использования многофункциональных больших интегральных схем. В данном направлении одними из важных являются методы диагностирования цифровых схем. Актуальной задачей диагноза состояния объекта является поиск неисправностей, то есть указание мест и, возможно, причин их возникновения.

В настоящее время наиболее используемыми методами являются методы случайного и детерминированного формирования тестов. Методы случайного выбора тестовых наборов используются в качестве дополнения к детерминированным – если эффективность случайного подбора падает, то переходят на какой-либо детерминированный метод, задавая неисправности, проверка которых улучшает показатель качества теста. Основные методы детерминированной ге-

нерации тестов: оптимизация таблицы неисправностей, оптимизация одномерного пути, d-алгоритм, метод булевой производной, метод эквивалентной нормальной формы.

Для обнаружения ошибок и, возможно, фиксации неисправностей, разрабатываются алгоритмы автоматической генерации тестовых последовательностей [1, 2, 4, 6]. Такие последовательности используются для создания минимального набора тестов для последовательностной схемы, описанной топологией логического уровня [1, 2, 12, 13]. В схему вносится неисправность, а затем используются различные механизмы для ее распространения по схеме до выхода. Многие неисправности могут не проследиваться на выходе схемы даже после построения полного двоичного дерева, т.е. схема вычисляет правильный результат даже при наличии неисправности. Следовательно, таким образом можно обнаружить избыточность схемы [4, 5, 9, 11, 14].

Различают методы случайного и детерминированного формирования тестовых последовательностей. Основным недостатком такого подхода является необходимость определения эффективности случайного подбора тестовой последовательности на каждом

шаге реализации алгоритма и задание условного перехода к одному из детерминированных тестов [2, 7, 8, 13, 16]. В большинстве применяемых тестовых последовательностей используются методы прямого и обратного прохода по схеме, хотя используемые алгоритмы несколько ограничивают обратное прослеживание.

В работе предлагается способ построения тестовых наборов, выполняющих однократный просмотр схемы (от выхода ко входам) не требующий алгоритм обратного просмотра с обоснованием и переназначением входов, что сокращает время обнаружения неисправностей.

Рост плотности упаковки активных компонентов в цифровых интегральных схемах привело к производству программируемых логических интегральных схем и базовых матричных кристаллов, что позволяет решать задачу создания целой системы на одном кристалле. В этой связи чрезвычайно обострилась проблема быстрого и точного определения состояния схемы (системы). Поиск неисправностей необходим для выявления и замены дефектных компонент или связей системы, для устранения ошибок монтажа и т.д.

В результате знакомства с затронутыми проблемами у

обучаемых формируются понятия источников возникновения ошибок их обнаружения и устранения. Такое понимание современных подходов является основой для формирования у обучающихся новых знаний и умений для решения более сложных задач в области надежного синтеза конечных автоматов, с учетом не только риска неправильного срабатывания комбинационных схем, но и с учетом наличия гонок сигналов [3, 5, 19].

### 1. Существующие подходы к решению задачи диагностирования

Алгоритм автоматической генерации тестовых последовательностей используются для создания минимального набора тестовых последовательностей схемы, описанной сетевой топологией логического уровня. В схему вносится неисправность, а затем используются разнообразные механизмы для распространения ошибки по схеме до выходов. Многие неисправности могут не проследиваться на выходе даже после построения полного двоичного дерева тестов, т.е. схема вычисляет правильный результат даже в присутствии неисправности, таким образом можно обнаружить избыточность схемы.

Различают методы случайного и детерминированного формирования тестов. В настоящее время методы случайного выбора тестовых наборов используются в качестве дополнения к детерминированным – если эффективность случайного подбора падает, то переходят на какой-либо детерминированный метод, задавая неисправности, проверка которых улучшает показатель качества теста. Основные методы детерминированной генерации тестов: оптимизация

В работе предлагается использовать логические свойства базового элемента для определения диагностических

возможностей и построения диагностических тестов однобазисных комбинационных схем на константные ошибки.

Диагностический тест будем считать полным, если он позволяет выявить все возможные группы неразличимых между собой ошибок. Полный диагностический тест считается минимальным, если его длина равна числу различных групп ошибок [1, 2, 3].

В качестве базового элемента используем функционально полный логический элемент И-НЕ (функция Шеффера).

*Свойства базового элемента.* Реализуемая элементом И-НЕ логическая функция  $f_n(x_1, x_2, \dots, x_n) = I(x_1, x_2, \dots, x_n)$  – конститuenta нуля на единичном входном наборе.

*Свойства функции Шеффера:*

$$1(x_1, \dots, x_{i-1}, 0, x_{i+1}, \dots, x_n) = 1;$$

$$1(x_1, \dots, x_{i-1}, 1, x_{i+1}, \dots, x_n) = 1(x_1, \dots, x_{i-1}, \dots, x_n).$$

Таким образом, если  $x_i = 0$ , то константные ошибки на элементе И-НЕ не различимы (имеем одну группу ошибок); если  $x_i \neq 0$ , то все константные ошибки вида  $x_i = 1$  различимы (имеем  $n$  групп ошибок). Следовательно, полный диагностический тест элемента И-НЕ на константные ошибки содержит условие и должен различать  $n + 1$  группу ошибок, где  $n$  – число независимых входов элемента. Поскольку ошибки вида  $x_i = 0$  определяются на единичном входном наборе, а ошибки вида  $x_i = 1$  на наборах, сопоставляющих 0 только проверяемому входу, то вся информация для проведения диагностического теста

элемента И-НЕ может быть сформирована по аналитической записи входной функции. Так, для четырёхвходовой схемы И-НЕ имеем (таблица 1).

Построенный тест является полным, так как позволяет определить все различные группы возможных ошибок, и минимальным, так как его длина  $L = n + 1$ .

### 2. Комбинационные схемы на элементах И-НЕ

*Последовательное соединение двух элементов И-НЕ.* Выходная функция схемы из двух последовательно соединённых элементов И-НЕ на  $n$  и  $m$  входов

$$F_{(n-1)+m} = I(x_1, \dots, x_{k-1}, I(y_1, \dots, y_m), x_{k+1}, \dots, x_n)$$

представляет суперпозицию выходных функций элементов. Объединяющий элемент схемы вход  $x_k = I(y_1, \dots, y_m)$  обладает следующими свойствами:

$$x_k = 0 - I(1, \dots, 1),$$

$$x_k = 1 - I(y_1, \dots, y_{j-1}, 0, y_{j+1}, \dots, y_m),$$

т.е. ошибка  $x_k = 0$  не различима от сочетания ошибок  $y_j = 1$  по всем входам предшествующего элемента, а ошибка  $x_k = 1$  не различима от ошибки вида  $y_j = 0$  на предшествующем элементе схемы. На выходе схемы имеем

$$F_{(n-1)+m} = 1 \text{ при } x_i = 0 \text{ или } y_j = 1 \text{ для всех } j = 1, 2, \dots, m,$$

$$F_{(n-1)+m} = 0 \text{ при } x_i = 1 (i \neq k) \text{ и } x_k = 1 \text{ или } y_j = 0.$$

Следовательно, проверка объединяющего входа  $x_k$  выполняется одновременно с проверкой предшествующего элемента и полный диагностический тест схемы, реализую-

Таблица 1

Текст по функции $I(x_1, x_2, x_3, x_4)$	Вид проверяемой ошибки	Правильный исход проверки	Условность проведения теста
1 1 1 1	$x_i = 0$	0	↓
0 1 1 1	$x_1 = 1$	1	
1 0 1 1	$x_2 = 1$	1	
1 1 0 1	$x_3 = 1$	1	
1 1 1 0	$x_4 = 1$	1	

щий функцию  $F_{(n-1) + m}$ , может быть представлен объединением тестов, построенных по аналитическим записям функций  $F_{(n-1)}(x_1, \dots, x_{k-1}, x_{k+1}, \dots, x_n)$  при  $y_j = 0$  ( $j = 1, 2, \dots, m$ ) и  $F_m(y_1, \dots, y_m)$  при  $x_i = 1$  ( $i = 1, \dots, k - 1, k + 1, \dots, n$ ). Поскольку ошибки  $x_i = 0$  не различимы по входу и вызывают недостоверность дальнейших проверок, то проверку схемы надо начинать от выходного элемента.

Длина полного теста  $L = [(n - 1) + 1] + [m + 1] = [(n - 1) + m] + 2$ , где  $(n - 1) + m$  – общее число независимых входов схемы; исходы правильных проверок для предшествующего элемента передаются на выход схемы в инверсном виде. Таким образом, проверяющие наборы, вид проверяемых ошибок, правильные исходы проверок и условность проведения теста могут быть составлены по аналитической записи выходной функции схемы.

**Бесповторная схема на элементах И-НЕ.** Бесповторной называется схема без разветвлений, где каждая переменная поступает только на один вход одного элемента, т.е. схема, содержащая последовательно соединённые элементы. Выходная функция бесповторной однородной схемы с базовым элементом И-НЕ представляет суперпозицию выходных функций элементов или цепей элементов  $F_n = I(x_1, \dots, x_n)$ , где  $x_n$  либо независимая входная переменная, либо функция, аналогичная  $F_n$ . Аналитическая запись функции в базисе Шеффера однозначно определяет структуру схемы, число операций Шеффера соответствует количеству элементов в схеме, а число переменных равно числу независимых входов. По аналогии с тестом для схемы последовательно соединённых элементов тест бесповторной схемы также представляет объединение тестов элементов И-НЕ, объединяющие входы

проверяются одновременно с последующими элементами, условность теста элемента И-НЕ определяет необходимость проведения проверок от выходного элемента схемы. Длина полного минимального теста без повторной схемы определяется по аналитической записи функции  $L = N + M$ , где  $N$  – общее число переменных в записи функции;  $M$  – общее число операций Шеффера.

На рис. 1 представлена бесповторная однородная схема, реализующая функцию  $F = I(I(a_1, a_2, a_3), I(b_1, b_2), c_3), I(d_1, d_2), e_3)$ . Длина полного минимального теста согласно записи функции  $L = 9 + 5 = 14$ .

Алгоритм построения теста по аналитической записи выходной функции схемы формируется следующим образом. Обозначим внешние скобки записи как скобки нулевого ранга, а внутренние, в зависимости от структуры вложения, как скобки более высоких рангов. Первый набор теста сопоставляет всем переменным, заключённым в скобки чётного ранга, единицы, а нечётного – нули. Все последующие наборы строятся по предшествующим с помощью операций восстановления и инвертирования. При построении проверяющих наборов произвольно выбираем направление про-

смотра и рассматриваем аналитическую запись функции как последовательность скобок, скобочных групп и отдельных переменных [1, 5, 12].

**Операция восстановления.** Значения предыдущего элемента записи (переменной или скобочной группы, если встретили закрывающую скобку, а в последовательности закрывающих скобок используется только последняя в направлении просмотра) подчёркиваются в предшествующем наборе, и в ранее сформированных наборах теста определяется соответствующее подчёркивание; в формируемый набор записываются значения переменных, находящихся над первым подчёркиванием. Если предыдущим элементом записи является открывающая скобка, то операция восстановления не выполняется.

**Операция инвертирования.** Значения очередного элемента записи, определяющего данный набор (переменной или скобочной группы, если встретили открывающую скобку, операция выполняется для каждой открывающей скобки), подчёркиваются в предшествующем наборе и записываются в формируемый набор в инверсной форме. Значения переменных, не участвующих в указанных операциях, опреде-

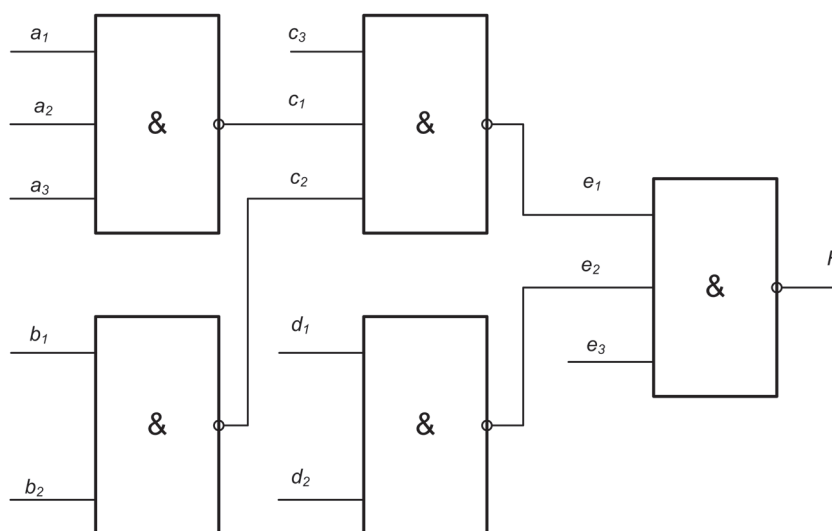


Рис. 1. Бесповторная однородная схема



Таблица 2

Текст по функции $I(I(a_1, a_2, a_3), I(b_1, b_2), c_3), I(d_1, d_2), e_3)$	Вид ошибки	Правильный исход проверки	Тест
1 1 1 1 1 0 0 0 1	$e_i = 0$	0	
1 1 1 1 1 0 0 0 0	$e_3 = 1$	1	
1 1 1 1 1 0 1 1 1	$d_i = 0$	1	
1 1 1 1 1 0 1 0 1	$d_2 = 1$	0	
1 1 1 1 1 0 0 1 1	$d_1 = 1$	0	
0 0 0 0 0 1 0 0 1	$c_i = 0$	1	
0 0 0 0 0 0 0 0 1	$c_3 = 1$	0	
0 0 0 1 1 1 0 0 1	$b_i = 0$	0	
0 0 0 1 0 1 0 0 1	$b_2 = 1$	1	
0 0 0 0 1 1 0 0 1	$b_1 = 1$	1	
1 1 1 0 0 1 0 0 1	$a_i = 0$	0	
1 1 0 0 0 1 0 0 1	$a_3 = 1$	1	
1 0 1 0 0 1 0 0 1	$a_2 = 1$	1	
0 1 1 0 0 1 0 0 1	$a_1 = 1$	1	

ляются по предшествующему набору. Процесс построения теста заканчивается при достижении закрывающей скобки нулевого ранга.

Определение вида проверяемой ошибки: первый набор теста проверяет наличие ошибки вида  $x_i = 0$  на выходном элементе схемы; набор, определяющим элементом которого является скобочная группа переменных, проверяет наличие ошибки  $x_i = 0$  на элементе, образующим данную группу; набор, определяющим элементов которого является одна переменная, проверяет наличие ошибки вида  $x_i = 1$  на соответствующем входе.

Формирование последовательности правильных исходов проверок: для первого набора теста – 0; для набора, определяющим элементом которого является переменная, входящая в скобки чётного ранга, или скобочная группа нечётного ранга – 1; для набора, определяющим элементом которого является переменная, входящая в скобки нечётного ранга, или скобочная группа чётного ранга – 0.

Схема проведения условного теста при обнаружении ошибок, вызывающих недостоверность проверок всей предшествующей данному элементу цепи схемы, строится по наборам теста: при обнаружении ошибки на первом наборе все последующие проверки теста не достоверны; при обнаружении ошибок на наборе, определяющим элементов которого является скобочная группа, недостоверны проверки, относящиеся к переменным данной группы; ошибки вида  $x_i = 1$  не нарушают последовательности выполнения проверок.

*Произвольная однородная комбинационная схема на элементах И-НЕ.*

В базисе Шеффера аналитическая запись выходной функции произвольной однородной комбинационной схемы на

элементах И-НЕ однозначно отражает структуру эквивалентной схемы без разветвлений с дублированными входными переменными. Длина полного теста исходной схемы не может превышать длины теста для неповторной схемы, полученной из эквивалентной разделением дублированных входов. Однако, вследствие условности процедуры проведения теста, одинаковые наборы, которые могут появиться за счёт внутренних разветвлений в исходной схеме, следует сохранить. Поэтому длина полного теста произвольной схемы определяется как  $L = N + M$ , где  $N$  – количество переменных

(с учётом повторения дублирования) в аналитической записи функции;  $M$  – общее число операций Шеффера в записи функции.

Алгоритмы определения вида проверяемых ошибок, правильных исходов проверок и схемы проведения условной процедуры теста для произвольной схемы совпадают с приведёнными выше для неповторной структуры

Так для произвольной однородной комбинационной схемы на элементах И-НЕ, реализующих функцию  $F = I(I(I(a_1, a_2), I(b_1, b_2), c_3), I(b_2), I(a_2, d_2), e_4)$  – длина полного теста  $L = 10 + 6 = 16$ .

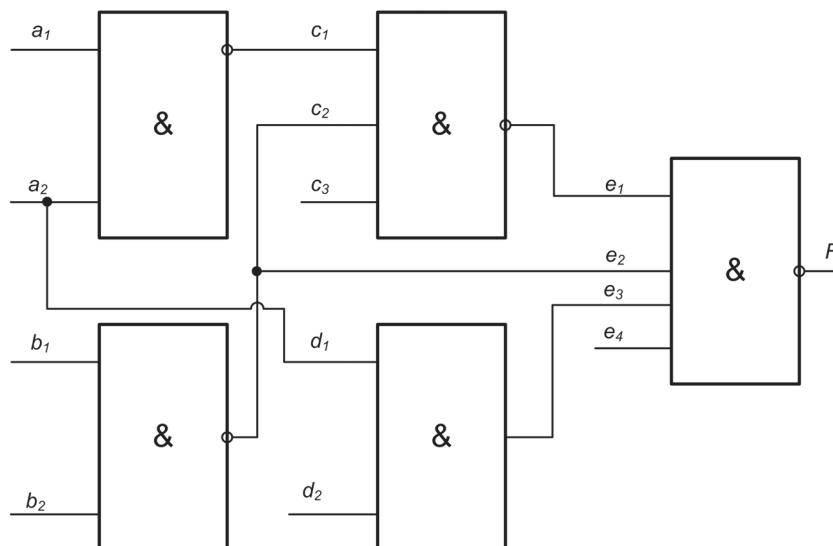


Рис. 2. Произвольная однородная схема

Таблица 3.

Текст по функции $I(I(a_1, a_2), I(b_1, b_2), c_3), I(b_1, b_2), I(d_1, d_2), e_4)$	Вид ошибки	Правильный исход проверки	Условность проведения теста
1 1 1 1 0 0 0 0 1	$e_i = 0$	0	
1 1 1 1 0 0 0 0 0	$e_4 = 1$	1	
1 1 1 1 0 0 0 1 1	$d_i = 0$	1	
1 1 1 1 0 0 0 1 0	$d_2 = 1$	0	
1 1 1 1 0 0 0 0 1	$a_2 = 1$	0	
1 1 1 1 0 1 1 0 0 0 1	$b_i = 0$	1	
1 1 1 1 0 1 0 0 0 0 1	$b_2 = 1$	0	
1 1 1 1 0 0 1 0 0 0 1	$b_1 = 1$	0	
0 0 0 0 1 0 0 0 0 0 1	$c_i = 0$	1	
0 0 0 0 0 0 0 0 0 0 1	$c_3 = 1$	0	
0 0 1 1 1 0 0 0 0 0 1	$b_i = 0$	0	
0 0 1 0 1 0 0 0 0 0 1	$b_2 = 1$	1	
0 0 0 1 1 0 0 0 0 0 1	$b_1 = 1$	1	
1 1 0 0 0 1 0 0 0 0 1	$a_i = 0$	0	
1 0 0 0 0 1 0 0 0 0 1	$a_2 = 1$	1	
0 1 0 0 0 1 0 0 0 0 1	$a_i = 1$	1	

Таким образом, использование логических свойств функционально полного базового элемента даёт возможность получить по аналитической записи выходной функции структуры алгоритм формирования всей необходимой информации для проведения диагностических тестов на константные ошибки произвольных однородных комбинационных устройств ПЛИС [10, 15, 17, 20].

Алгоритм построения полного диагностического теста для произвольной схемы совпадает с приведённым выше для неповторной структуры при следующем уточнении. Поскольку условность теста определяет последовательность проверок любой цепи схемы от выходного элемента, то значение дублируемой переменной следует выбирать по её вхождению в скобке минимального ранга, поэтому после составления очередного набора по определяющему его элементу записи (на первом наборе – по всей записи) сохраняются значения дублированных переменных, входящих в скобки минимального ранга, а остальные значения этих переменных – зачёркиваются; значения дублированных переменных, не входящих в определяющий

элемент набора, записываются по предшествующему набору; при составлении следующего набора теста используются все элементы предыдущего, в том числе и зачёркнутые.

Из приведенных примеров следует, что для синтезированных однородных неповторных цифровых схем, на функционально полных логических элементах, есть возможность получить необходимую информацию для построения диагностических тестов. Данная программа может быть реализована как на схемах базовых матричных кристаллов, так и на программированных логических интегральных схемах, построенных в базисе ИЛИ-НЕ. В настоящее время ПЛИС заполняют четыре крупных сегмента рынка: заказные интегральные схемы, система цифровой обработки информации, системы на основе встраиваемых микроконтроллеров и микросхем и системы с перестраиваемыми архитектурами [5, 16, 17, 20].

### Заключение

Сложность и противоречивость требований, предъявляемых к системам контроля и диагностирования, приводит к тому, что существующие методы

не являются всеохватывающими. Естественно, на каждом этапе развития микроэлектроники разрабатываются новые подходы к решению задач диагностирования. Основными требованиями к системам контроля и диагностирования является требование быстрого и точного обнаружения неисправности в схеме. Эффективные системы контроля и диагностирования могут быть созданы, если их разработка и проектирование ведутся параллельно и взаимосвязано.

В работе предложен метод, позволяющий сократить процесс диагностирования за счет отказа обратного прохода сигналов по схеме. Применение данного метода при проектировании БИС значительно сокращается время их диагноза, что повышает скорость обнаружения неисправности

Авторами показана связь схемной реализации заданной функции, технологии изготовления и способа диагностирования. В работе изложены подходы к диагностированию комбинационных цифровых схем, реализованных на ПЛИС, или базовых матричных схемах.

Данная методика наиболее применима для ПЛИС фирмы SIGNETICS ALTERA и ATMEL так как они имеют в своем составе матрицу, состоящую из логических элементов И-НЕ, что позволяет не добавлять в разрабатываемые устройства дополнительные схемы, имитирующие неисправности их работы. В следствии двойственности функций функционально полных элементов методика может быть применима для базиса ИЛИ-НЕ.

Формируемые навыки в области схемотехники целесообразно использовать при автоматическом построении тестов для однородных структур ПЛИС в System Verilog [8,9,10,18]. Работа позволяет формировать компетенции обучающихся в ходе освоения курса «Теория автоматов», включенного в федеральный стандарт.

## Литература

1. Основы технической диагностики. Модели объектов, методы и алгоритмы диагноза / Под ред. Пархоменко П.П. М.: Энергоатомиздат, 1976. 464 с.
2. Пархоменко П.П., Согомонян Е.С. Основы технической диагностики. М.: Энергоатомиздат, 1981. 432 с.
3. Автоматное управление асинхронными процессами в ЭВМ и дискретных системах / Под ред. Варшавского В.И. М.: Наука, 1985. 385 с.
4. Чипулис В.П. Методы предварительной обработки и формы задания диагностической информации для поиска неисправности дискретных устройств // А и Т. 1977. № 4. С. 165–175.
5. Теория проектирования вычислительных машин, систем и сетей: Учебное пособие / В.И. Матов, Г.Т. Артамонов, О.М. Брехов и др.; Под ред. Матова В.И. М.: Изд-во МАИ, 1999. 460 с.
6. Пономарев М.Ф., Коноплев Б.Г., Фомичев А.В. Базовые матричные кристаллы: Проектирование специализированных СБИС на их основе. М.: Радио и связь. 1985. 287 с.
7. Тоценко В.Г. Алгоритмы технического диагностирования дискретных устройств. М.: Радио и связь. 1985. 240 с.
8. Huffman D.A. A method for the construction of minimum redundancy codes // Proc. IRE. 1952. Vol. 40. No. 10. P. 1098–1101.
9. Селлерс Ф. Методы обнаружения ошибок в работе ЭЦВМ. М.: Мир. 1972. 310 с.
10. Максфилд К. Проектирование на ПЛИС. М.: Издательский дом «Додека – XXI», 2007. 408 с.
11. Гольдман Р.С., Чипулис В.П. Техническая диагностика цифровых устройств. М.: Энергия. 1976. 224 с.
12. Бутаев М.М., Вашкевич Н.П. и др. Проектирование цифровых устройств на программируемых интегральных схемах Пенза.: Изд-во ПГТУ, 1998. 287 с.
13. Миллер Р. Теория переключательных схем. Т. 1 М.: Наука, 1970. 416 с.
14. Аржененко А.Ю., Чугаев Б.Н. Оптимизация транзитивных бинарных вопросников. // А и Т. 1985. № 2. С. 159–164.
15. Блау С.А., Липаев В.В., Позин Б.А. Эффективность тестирования структуры программных модулей // А и Т. 1984. № 4. С. 139–148.
16. Essentials of Electronic Testing for Digital. Memory. and Mixed-Signal VLSI Circuits – Series: Frontiers in Electronic Testing. Vol. 17. Bushnell M. Agrawal, Vishwani 1 издание 2000. 2 исправленное. 2000. 712 с.
17. Writing Testbenches Using SystemVerilog - Springer; 1 издание (10.02.2006), Janick Bergeron-Synopsys, Inc. 440 с.
18. Schonhage A., Paterson M., Pippinger N. Finding the median // Jour. of Computer and Systems Sciences. 1976. Vol. 13. No. 3. С. 184–199.

## References

1. Osnovy tekhnicheskoy diagnostiki. Modeli ob'ektov, metody i algoritmy diagnoza. Ed. Parkhomenko P.P. Moscow: Energoatomizdat, 1976. 464 p. (In Russ.)
2. Parkhomenko P.P., Sogomonyan E.S. Osnovy tekhnicheskoy diagnostiki. Moscow: Energoatomizdat, 1981. 432 p. (In Russ.)
3. Avtomatnoe upravlenie asinkhronnymi protsessami v EVM i diskretnykh sistemakh / Ed. Varshavskogo V.I. Moscow: Nauka, 1985. 385 p. (In Russ.)
4. Chipulis V.P. Metody predvaritel'noy obrabotki i formy zadaniya diagnosticheskoy informatsii dlya poiska neispravnosti diskretnykh ustroystv. A i T. 1977. No. 4. P. 165–175. (In Russ.)
5. Teoriya proektirovaniya vychislitel'nykh mashin, sistem i setey: Uchebnoe posobie / V.I. Matov, G.T. Artamonov, O.M. Brekhov i dr.; Ed. Matova V.I. Moscow: Izd-vo MAI, 1999. 460 p. (In Russ.)
6. Ponomarev M.F., Konoplev B.G., Fomichev A.V. Bazovye matrichnye kristally: Proektirovanie spetsializirovannykh SBIS na ikh osnove. Moscow: Radio i svyaz'. 1985. 287 p. (In Russ.)
7. Totzenko V.G. Algoritmy tekhnicheskogo diagnostirovaniya diskretnykh ustroystv. Moscow: Radio i svyaz'. 1985. 240 p. (In Russ.)
8. Huffman D.A. A method for the construction of minimum redundancy codes. Proc. IRE. 1952. Vol. 40. No. 10. P. 1098–1101.
9. Sellers F. Metody obnaruzheniya oshibok v rabote ETsVM. Moscow: Mir. 1972. 310 p. (In Russ.)
10. Maksfild K. Proektirovanie na PLIS. Moscow: Izdatel'skiy dom «Dodeka – KhKhI», 2007. 408 p. (In Russ.)
11. Gol'dman R.S., Chipulis V.P. Tekhnicheskaya diagnostika tsifrovyykh ustroystv. Moscow: Energiya. 1976. 224 p. (In Russ.)
12. Butaev M.M., Vashkevich N.P. i dr. Proektirovanie tsifrovyykh ustroystv na programmirovannykh integral'nykh skhemakh Penza: Izd-vo PGТУ, 1998. 287 p. (In Russ.)
13. Miller R. Teoriya pereklyuchatel'nykh skhem. Vol. 1 Moscow: Nauka, 1970. 416 p. (In Russ.)
14. Arzhenenko A.Yu., Chugaev B.N. Optimizatsiya tranzitivnykh binarnyykh voprosnikov. A i T. 1985. No. 2. P. 159–164. (In Russ.)
15. Blau S.A., Lipaev V.V., Pozin B.A. Effektivnost' testirovaniya struktury programmnykh moduley. A i T. 1984. No. 4. P. 139–148 (In Russ.).
16. Essentials of Electronic Testing for Digital. Memory and Mixed-Signal VLSI Circuits – Series: Frontiers in Electronic Testing. Vol. 17. Bushnell M. Agrawal, Vishwani 1 ed. 2000. 2 ed. 2000. 712 p.
17. Writing Testbenches Using SystemVerilog - Springer; 1 ed. (10.02.2006), Janick Bergeron-Synopsys, Inc. 440 p.
18. Schonhage A., Paterson M., Pippinger N. Finding the median. Jour. of Computer and Systems Sciences. 1976. Vol. 13. No. 3. P. 184–199.

19. Альсведе Р., Вегенер И. Задачи поиска. М.: Мир, 1982. 310 с.

20. Попов А.Ю. Проектирование цифровых устройств с использованием ПЛИС Учебное пособие. М: Изд-во МГТУ им. Н.Э. Баумана, 2009. 328 с.

19. Al'svede R., Vegener I. Zadachi poiska. Moscow: Mir, 1982. 310 p.

20. Popov A.Yu. Proektirovanie tsifrovyykh ustroystv s ispol'zovaniem PLIS Uchebnoe posobie. Moscow: Izd-vo MGTU im. N.E. Baumana, 2009. 328 p. (In Russ.)

#### **Сведения об авторах**

**Юрий Владимирович Шаповалов**

*К.т.н., доцент, профессор*

*Московский авиационный институт*

*(национальный исследовательский университет),*

*Москва, Россия*

*Тел.: (499) 158 43 82*

**Борис Николаевич Чугаев**

*К.т.н., доцент*

*Московский авиационный институт*

*(национальный исследовательский университет),*

*Москва, Россия*

*Эл. почта b.915@yandex.ru*

*Тел.: (499) 158 43 82*

#### **Information about the authors**

**Yuriy V. Shapovalov**

*Cand. Sci. (Eng.), Associate Professor, Professor*

*Moscow Aviation Institute*

*(National Research University),*

*Moscow, Russia*

*Tel.: (499) 158 43 82*

**Boris N. Chugaev**

*Cand. Sci. (Eng.), Associate Professor*

*Moscow Aviation Institute*

*(National Research University),*

*Moscow, Russia*

*E-mail: b.915@yandex.ru*

*Tel.: (499) 158 43 82*